

С.П. Новосядлий, Р.І. Запухляк

Схемотехнічні, структурні та технологічні особливості формування субмікронних структур однокристальних мікроконтролерів з полі- кремнієвим затвором

*Прикарпатський національний університет імені Василя Стефаника,
вул. Галицька, 201, м. Івано-Франківськ, 76000, Україна*

В даній статті проведено аналіз схемотехнічних, конструкторських, структурних і технологічних рішень мікроконтролерних ЕОМ, в основі яких лежить польовий транзистор із своїми модифікаціями, в тому числі з плаваючим затвором, з урахуванням явищ другого порядку в субмікронному діапазоні.

Ключові слова: мікроконтролер, процесор, постійна пам'ять, оперативна пам'ять, плаваючий затвор, інжекційний та тунельний оксиди.

Стаття постуила до редакції 02.01.2005; прийнята до друку 15.12.2005.

Однією з характерних рис сучасного етапу науково-технічного прогресу є застосування досягнень мікроелектроніки в різних галузях народного господарства при створенні як складної побутової техніки, так і космічних систем зв'язку. В основі таких систем є використання мікропроцесора для реалізації задач автоматизації обчислювальних процесів та процесів керування.

В мікропроцесорній техніці виділився самостійний клас великих інтегральних схем – однокристальні ЕОМ, які призначені для високої інтелектуалізації технологічного обладнання і систем керування. Архітектура мікро ЕОМ – це результат еволюції архітектури мікропроцесорів і мікропроцесорних систем, направлений на зниження їх апаратних затрат і значне збільшення надійності і швидкодії самих систем.

Мікро ЕОМ представляють собою приладні структури, які конструктивно виконані у вигляді однієї ВІС і включають в себе всі пристрої, що є необхідними для реалізації цифрових систем керування мінімальної конфігурації: процесор, запам'ятовуючий пристрій даних, запам'ятовуючий пристрій команд, внутрішній генератор тактових сигналів, а також програмуючі інтегральні схеми для зв'язку із зовнішнім середовищем. На сучасному етапі більше 2/3 світового ринку мікропроцесорних систем складають ВІС мікро ЕОМ. В більшості публікацій однокристальні мікро ЕОМ називають ще мікроконтролерами. Це обґрунтовується тим, що такі ВІС мають невеликі ємності пам'яті даних (ОЗП), спрощену і орієнтовану на задачі керування системою команд, прості методи адресації команд і даних. Це

дозволяє їх використовувати як обчислювальну систему (ланку) в системі керування. Структурна організація, набір команд, апаратно-програмні засоби введення-виведення інформації для таких мікро ЕОМ краще всього пристосовані для реалізації задач керування і регулювання в приладах, пристроях і системах автоматики, а не для вирішення задач оброблення великого масиву даних.

Вітчизняною електронною промисловістю (Київським державним інститутом мікроприладів та Івано-Франківським виробничим об'єднанням „Родон”) був розроблений і випускався цілий ряд мікро ЕОМ, які входили в клас МК-48. Він включає в себе ряд моделей мікро ЕОМ, функціональний склад і технічні характеристики яких відображують як різні в ідеологічному підході до застосування мікроконтролерів, так і значний їх технологічний прогрес розвитку з використанням полікремнієвого (поліцидного) затвору. Він став основою розвитку субмікронної технології та подальшого удосконалення структури ЕОМ.

Всі моделі, які входять в клас МК 48, є повністю сумісними по системі команд, призначенню і розводці виводів структур, сукупності основних функціональних пристроїв із базового набору даного класу. Їх розвиток проходив через три покоління, які супроводжувались значними технологічними удосконаленнями субмікронної технології.

Перше покоління вітчизняних мікро ЕОМ класу МК 48 – ВІС КМ 1816 ВЕ 48 і КР 1816 ВЕ 35, які по суті є функціональними аналогами ВІС 8748 і 8035 фірми Intel США і виконані по n-канальній технології, що відповідно зумовило певне обмеження

як по степені інтеграції (до 18 тис. транзисторів на кристалі), так і по частоті тактових сигналів – 6,0 мГц, об'єму внутрішньої пам'яті ОЗП – 64 байта, ПЗП – 1кбайт і мінімальному часу циклу – 2,5 мкс.

На зміну першому поколінню прийшло друге покоління ВІС мікро ЕОМ (МК), а саме: КР 1816 ВЕ 49, КР 1816 ВЕ 39, що представляють аналоги ВІС 8049, 8039 фірми Intel США і теж виконані по n-канальній технології з використанням процесу масштабування та імплатаційної підгонки порогових напруг. Це дозволило підвищити степінь інтеграції до 30 тис. транзисторів на кристалі, а частоту тактових сигналів до 11 мГц, збільшити об'єм ОЗП до 128 байт, ПЗП – до 2 кбайта та знизити час циклу вже до 1,38 мкс.

Подальше удосконалення технології формування структур привело до створення третього покоління класу МК 48 – ВІС мікро ЕОМ серії К 1830: КР 1830 ВЕ 48, КР 1830 ВЕ 35 (аналоги ВІС 80С48, 80С35 фірми Intel), які вже виконані по К-МОН технології і дозволили на порядок знизити потужність споживання та підвищити швидкість в порівнянні з попередніми МК. При цьому в ВІС КМ 1816 ВЕ 48 програмує пам'ять розміщується у внутрішньому ПЗП з ультрафіолетовим стиранням, а в ВІС К1830 ВЕ 48 – у внутрішньому ПЗП вже масочного типу.

В загальному вигляді основні параметри мікро ЕОМ класу МК 48 подані в таблиці 1.

В кожній мікро ЕОМ передбачена можливість розширення пам'яті програм до 4 кбайт, пам'яті даних до 324 байт і збільшення числа ліній введення-виведення за рахунок підключення зовнішніх кристалів пам'яті програм, ОЗП і ВІС інтерфейсів.

Мікросхема КМ 1816 ВЕ 48 конструктивно виконана в 40-вивідному металокерамічному корпусі 2123.40-6 з прозорою для УФ-опромінення кришкою. Решта ВІС класу МК 48 конструктивно виконані в 40-вивідному пластмасовому корпусі 2123.40-2. Всі виводи мікросхеми є електрично сумісними з елементами TTL. Структурна схема мікро ЕОМ КМ 1816 ВЕ 48 подана на рис. 1. Відмінності в структурах других типів мікросхем або відсутність внутрішньої пам'яті програм (мікросхеми КР 1816 ВЕ 35, КР 1816 ВЕ 39, КР 1830 ВЕ 35), або типом другої пам'яті (ПЗП для КР 1830 ВЕ 48), або її типом і ємністю (ПЗП 2 кбайта для КР 1816 ВЕ 49).

Основу мікро ЕОМ складає звичайно мікропроцесор (МП), через який здійснюється як керування системою команд, так і весь обчислювальний процес. Ядро процесора складає 8-розрядний арифметично-логічний пристрій (АЛП), що дозволяє виконувати арифметичні, логічні операції над даними в двійковому коді, а також обробляти дані, що подаються в двійково-десятьковому коді.

В склад АЛП входить арифметично-логічний пристрій, акумулятор, регістр акумулятора, регістр тимчасового зберігання, схема десяткової корекції акумулятора.

Сам акумулятор представляє собою 8-розрядний регістр, який призначений для запису і зберігання даних, поданих із внутрішньої шини даних. Результат виконання операції АЛП завжди заноситься через шини даних в акумулятор. Вихід акумулятора зв'язаний із входом регістра акумулятора (РА) - 8-розрядного регістра, що призначений для запису і зберігання одного із операндів, над якими здійснюються операції в АЛП. Сигнали з виходу РА подаються безпосередньо на вхід першого операнда АЛП.

Регістр тимчасового зберігання (РВ) представляє собою також 8-розрядний регістр і призначений для запису та зберігання другого операнда при виконанні операцій в АЛП. Вхід РВ зв'язаний шиною даних з виходом ПЗП констант. Сигнали з виходу РВ безпосередньо подаються на вхід регістра другого операнда АЛП.

Схема десяткової корекції (СДК) призначена для оброблення даних, які подаються в двійково-десятьковому коді. В склад СДК входять вузол аналізу стану акумулятора, тригер переносів та схема корегуючої поправки.

В склад МП входять також лічильник команд, дешифратор і регістр команд, регістр стану програм і схема умовних переходів. Лічильник команд (ЛК) призначений для формування текучого адресу місцезнаходження команди у пам'яті програм і містить лічильники молодших та старших розрядів.

Дешифратор команд представляє собою програмує логічну матрицю, на вхід якої поступає код команди із регістра команд, в якому записуються чи зберігаються коди команд.

Таблиця 1

Порівняльні параметри мікро ЕОМ класу МК 48

№ п/п	Тип мікросхеми	Аналог	Об'єм внутр. пам'яті, байт	Тип пам'яті програм, байт	Об'єм пам'яті даних, байт	Макс. частота тактових сигналів мГц	Струм споживання мА
1.	КР1816ВЕ35	8035	немає	зовн	64	6,0	135,0
2.	КР1816ВЕ48	8748	1к	РПЗП	64	6,0	135,0
3.	КР1816ВЕ39	8039	немає	зовн	128	11,0	118,0
4.	КР1816ВЕ49	8049	2к	ПЗП	128	11,0	118,0
5.	КР1830ВЕ35	80С35	немає	зовн	64	11,0	8,0
6.	КР1830ВЕ48	80С48	1к	ПЗП	64	11,0	8,0

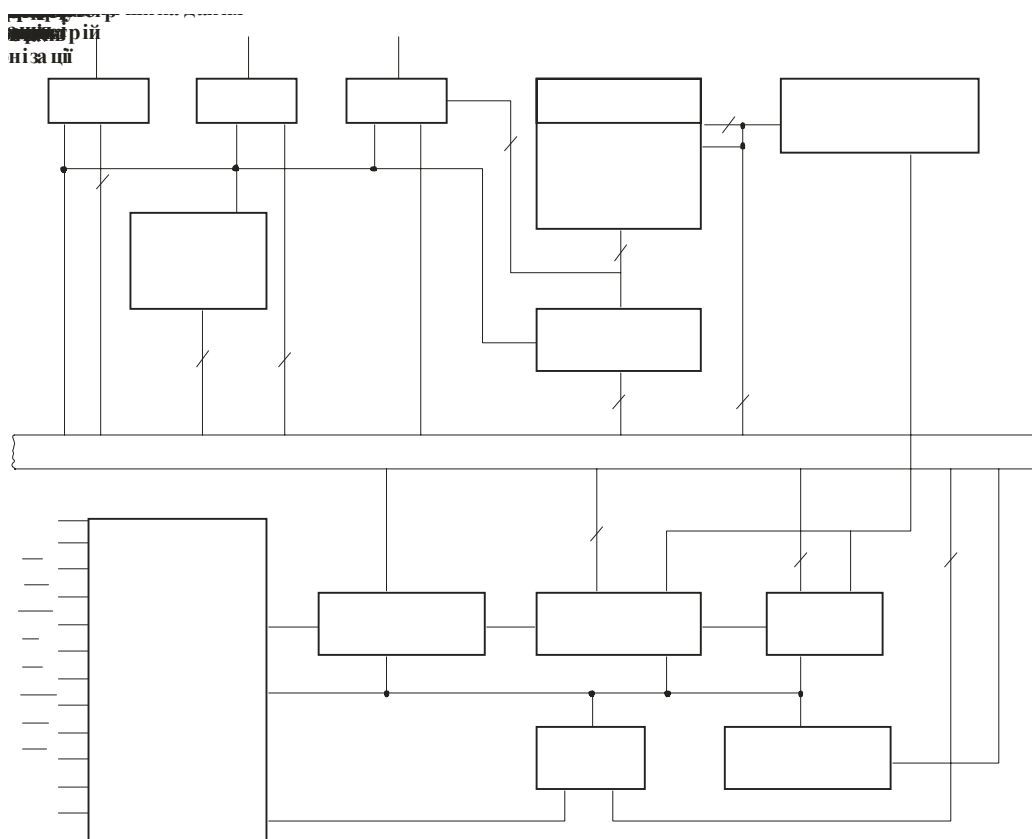


Рис. 1. Структурна схема мікро ЕОМ класу МК 48

Регістр стану програм (PSW) призначений для зберігання даних про стан мікро ЕОМ. Регістр PSW перевіряється програмно.

Схема умовних переходів призначена для формування сигналів керування вівтленням програми при виконанні команд умовних переходів.

Крім процесора до основних елементів мікро ЕОМ входять також пам'ять програм (ПЗП) і пам'ять даних (ОЗП). Особливості формування їх структур, розглянуті автором в окремій статті [15].

В мікро ЕОМ пам'ять програм призначена для зберігання і зчитування команд, які поступають і процесор і керують процесом оброблення ін формації. Загальний об'єм адресованої пам'яті програм мікро ЕОМ класу МК 48 складає 4 кбайта, при цьому, на відмінність від мікросхем КР 1816 ВЕ 35, КР 1816 ВЕ 39 і КР 1830 ВЕ 35, де весь об'єм пам'яті зосереджений у зовнішніх ЗП, а в мікросхемах КМ 1816 ВЕ 48, КР 1816 ВЕ 49 і КР 1830 ВЕ 48 пам'ять розділена на дві частини: резидентська програмна пам'ять об'ємом 1024 байта (КМ 1816 ВЕ 48, КР 1830 ВЕ 48) та 2048 байт (КР 1816 ВЕ 49) і зовнішня програмна пам'ять, що складає в сумі з резидентською пам'яттю 4 кбайта. Якщо адрес вибірки команди виходить за межі резидентської пам'яті, то автоматично ініціалізується зовнішня пам'ять.

Пам'ять даних призначена для запису, зберігання і зчитування даних, які отримуються в процесі оброблення інформації. Пам'ять даних, яка складається із 64 комірок ОЗП у мікросхемах КР 1816 ВЕ 35, КМ 1816 ВЕ 48, КР 1830 ВЕ 35, КР 1830 ВЕ 48 та

128 комірок у мікросхемах КР 1816 ВЕ 39, КР 1816 ВЕ 49 є розбита на два банки регістрів загального призначення (РЗП) з адресами від 0011 до 0711 – банк РЗП0 і з адресами від 18Н до 1FH – банк РЗП1. Для запису і вибірки даних із ОЗП застосовують два види адресації: пряму і непряму (регістрову). В мікро ЕОМ класу МК 48 передбачена можливість розширення внутрішньої пам'яті даних до 384 байта для мікросхем КР 1816 ВЕЕ49, КР 1816 ВЕ39 і до 320 байт для решти мікросхем цього класу шляхом підключення мікросхем зовнішньої пам'яті ОЗП.

Канали введення-виведення служать для організації обміну інформацією мікро ЕОМ із зовнішніми пристроями. В мікро ЕОМ цього класу є 27 ліній введення-виведення, 24 із яких об'єднані в три 8-розрядні порти P0, P1, P2. Порти P1 і P2 в режимі виведення мають можливість фіксації даних в спеціальних тригерах-затискачах. Ці дані статично є присутніми на виводах порту і можуть бути змінені тільки новою видачею по команді OUTL. Кожне виведення супроводжується занесенням даних в тригер-затискач порту (D-тригер).

Порт P0 – це 8-розрядний двонаправлений порт з трьома станами, який може використовуватись в ролі статичного порту адрес/даних із трьома станами при роботі із зовнішньою пам'яттю.

Мікросхеми класу МК 48 можуть працювати в наступних режимах, з допомогою яких здійснюється керування роботою ОМ ЕОМ, контроль і від лагодження програм: перевірка внутрішньої пам'яті програм (тільки для КМ 1816 ВЕ 48, КР 1816 ВЕ49, КР 1830 ВЕ 48), програмування внутрішнього ПЗП

(тільки для КМ 1816 ВЕ 48), робота з внутрішньою пам'яттю програм (тільки для КМ 1816 ВЕ 48, КР 1816 ВЕ 49) і внутрішньою пам'яттю даних, робота із зовнішньою пам'яттю програм та зовнішньою пам'яттю даних, режим зменшеного енергоспоживання (для КР1816) і режим мікроспоживання (для КР 1830 так званий „сплячий режим”). Відповідний режим роботи встановлюється комбінацією вхідних і вихідних сигналів.

Серед мікросхем однокристальних мікро ЕОМ (ОМ ЕОМ) особливе місце займають МК, що містять внутрішню репрограмуючу пам'ять програм (РПЗП). Зміна програм таких РПЗП здійснюється вже користувачем з допомогою електричних сигналів, а очистка РПЗП – шляхом опромінення кристала ультрафіолетовими променями через прозоре кварцове вікно.

Найбільший ефект досягається при використанні таких ОМ ЕОМ в ролі апаратних відладочних засобів при дрібносерійному виробництві локальних керуючих пристроїв різного функціонального призначення: електронних термометрів, тонометрів, глікометрів і таке інше.

В 1990-1995 роках за кордоном появились візрічі ОМ ЕОМ вже класу МК51 (по класифікації фірми Intel-MCS51) типу 87C51FA, виготовлених на основі високоякісної технології СН MOS 11-Е з подвійною ємністю РПЗП і розширеними функціональними можливостями, в тому числі: збільшено число джерел переривань із 5 до 7; введені високошвидкісний вихід виведення даних, виходи широтної імпульсної модуляції (ШІМ) для безпосереднього керування роботою серводвигунів в системах автоматики і телемеханіки, режим сторожового таймера, „сплячий „ режим і друге [2].

Таким чином, клас ОМ ЕОМ МК 51 став основою для розробки елементів субмікронної технології формування структур однокристальних мікроконтролерів під проектні норми 0,8-1,2 мкм. Для субмікронної технології інтерес представляє мікросхема UA01 ВЕ 751, що представляє собою 8-розрядну високошвидкісну ОМ ОЕМ класу МК 51 (аналог 87C51 фірми Intel), що містить на кристалі електрично репрограмуючу пам'ять команд РПЗП ємністю 4 кбайта із стиранням інформації УФ-променями (на відміну від маскових КР 1816 ВЕ 51, 1830 ВЕ 51) і структура якої формується за допомогою К МОН технології з полікремнієвим затвором.

При розробці і постановці на виробництво даного класу МК основні зусилля були направлені на вирішення таких задач, як:

- розробку елемента пам'яті РПЗП (МДН транзистора з плаваючим затвором) і на його основі накопичувача (матриці) мінімальних розмірів, що забезпечують високу швидкодію і виключають вплив паразитних аномальних ефектів;
- розробку технологічного маршруту формування структур ОМ ЕОМ, що містить РПЗП ємністю 4 кбайта при ефективній довжині каналу менше 1,2 мкм;
- розробку електрофізичних методів діагностування

надійності таких структур на стадії їх діагностування та засобів метрологічного забезпечення для пробірки функціонування таких мікроконтролерів.

Структурна схема ОМ ЕОМ UF01 ВЕ 751 показана на рис. 2. МК 51 складається (аналогічно МК 48) із наступних основних функціональних вузлів: блока синхронізації і керування, арифметично-логічного пристрою (АЛП), блока таймерів/лічильників, блока послідовного інтерфейса (приймопередавача) і переривань, програмного лічильника, пам'яті даних ОЗП, пам'яті програм РПЗП, портів введення-виведення, генератора тактових імпульсів.

Пам'ять програм РПЗП призначена для запису і зберігання програми команд користувача, має окремий від пам'яті даних адресний простір об'ємом до 64 кбайта, причому 4 кбайта пам'яті програм розміщені на кристалі мікросхеми і є внутрішньою пам'яттю команд. Внутрішня пам'ять програм складається із 12-розрядного дешифратора і накопичувача, виконаного у вигляді комірок пам'яті на основі n-канальних МДН транзисторів з плаваючим затвором.

Крім того, ОМ ЕОМ вміщує внутрішню пам'ять у вигляді 32-байтової шифрувальної матриці, яка використовується при програмуванні РПЗП, двох байтів сигнатури і двох біт захисту програм від несанкціонованого доступу.

Особливу увагу заслуговує структурна організація РПЗП. Дозвіл на доступ до РПЗП здійснюється за допомогою зовнішнього сигналу ЕМА і стану програмного лічильника. Її особливістю є те, що дешифрація адресів виконана багатоступенево (вибірка рядків і стовпців матриці накопичувача здійснюється по групам і підгрупам), а дешифратор рядків кінцевої ступені разом із схемою дифрації кодів захисту розміщений між двома симетричними півматрицями. Це суттєво зменшує затримки при вибірці відповідних комірок пам'яті. На рис.3 подана структурна організація внутрішнього РПЗП.

Адресний простір рядків матриці накопичувача умовно розбито на 132 масиви, що містять по 4 рядки в кожному. Верхні 4 рядки накопичувача забезпечують зберігання і видачу інформації про сигнатуру (тобто службову інформацію підприємства-виготовлювача мікросхеми) і рівні захисту пам'яті програм від несанкціонованого доступу.

Адресний простір стовпців кожної півматриці (накопичувачі I і II) умовно розбиті на 4 масиви (по 32 стовпця в кожному). Кожний такий масив використовується для вибірки одного біта інформації.

Технологія формування субмікронних структур ОМ ЕОМ класу МК 51 базується на основі К-МОН процесу із самосуміщеним затвором, основні принципи і елементи якого подані автором у монографії [3].

Тому в даній статті автором більш детально висвітлені структура і елементи субмікронної технології формування комірки пам'яті РПЗП. Конструкція запам'ятовуючого елемента (ЗЕ)

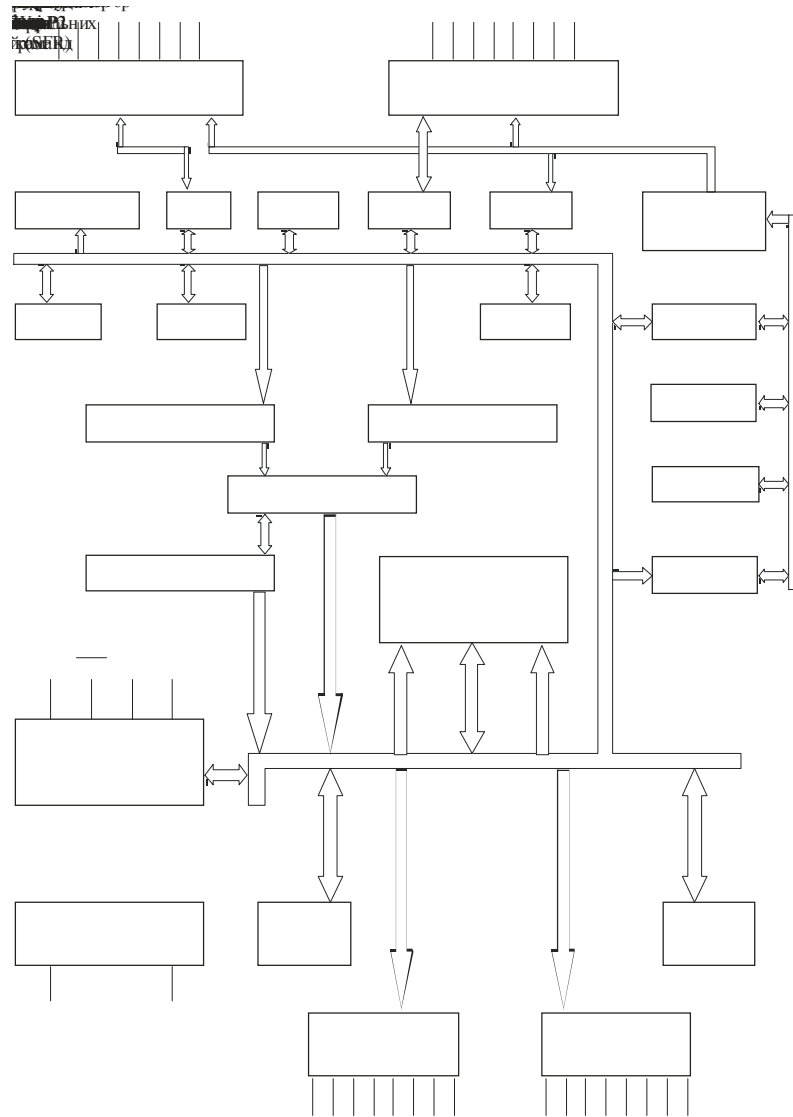


Рис. 2. Структурна схема однокристалного мікроконтролера UA01BE751.

накопичувача РПЗП виконана у вигляді МДН транзистора з плаваючим затвором.

МДН елементи пам'яті з плаваючим затвором всіх існуючих модифікацій мають наступну конструктивну основу: це МДН транзистор з двома затворами, розміщеними один під другим – плаваючим і керуючим (рис. 3) у вигляді структур FAMOS і FLOTOX. Верхній (керуючий) затвор призначений для керування елементом пам'яті. Плаваючий затвор служить для накопичення зарядів і немає електричного контакту. Він є ізольований від кремнієвої підкладки шаром термічного підзатворного діелектрика і керуючого затвору – шаром прооксидованого полікремнію Si^*O_2 .

Функціонування такої структури, як елемента пам'яті (ЕП), зв'язано з наступним. Накопичуючи заряд на плаваючому затворі або знімаючи цей заряд з плаваючого затвору, можна змінювати в широких межах порогову напругу елемента пам'яті на величину: $\Delta U_T = Q/C_{\text{ок}}$, де $C_{\text{ок}}$ – ємність керуючий затвор – плаваючий затвор. Відповідно, наявність або відсутність заряду на плаваючому затворі призводить

до двох різних величин порогової напруги U_T . Тобто, вибір напруги на затворі дає можливість отримувати два логічних стани елемента пам'яті, а саме: створюється 1 біт інформації. В режимі зберігання інформації заряд на плаваючому затворі не повинен змінюватись протягом довготривалого часу (декілька років).

В ролі підзатворного діелектрика в МДН елементах пам'яті, як правило, використовується термічний діоксид кремнію SiO_2 , затвор формують із легovanого полікристалічного кремнію, силіциду чи поліциду кремнію. Висота потенціального бар'єру для електронів однакова для межі моно- і полікристалічного кремнію з їх окислами і складає $\Phi_B = 3,2$ eV [4]. Такий потенціальний бар'єр відділяє електрони на плаваючому затворі від кремнієвої підкладки і керуючого затвору.

Для перезапису інформації електрони вже повинні подолати цей бар'єр. Власна рівноважна теплова енергія електронів складає всього 0,0256 eV, що є значно менше висоти бар'єра Φ_B , тому для перезапису інформації необхідний зовнішній вплив.

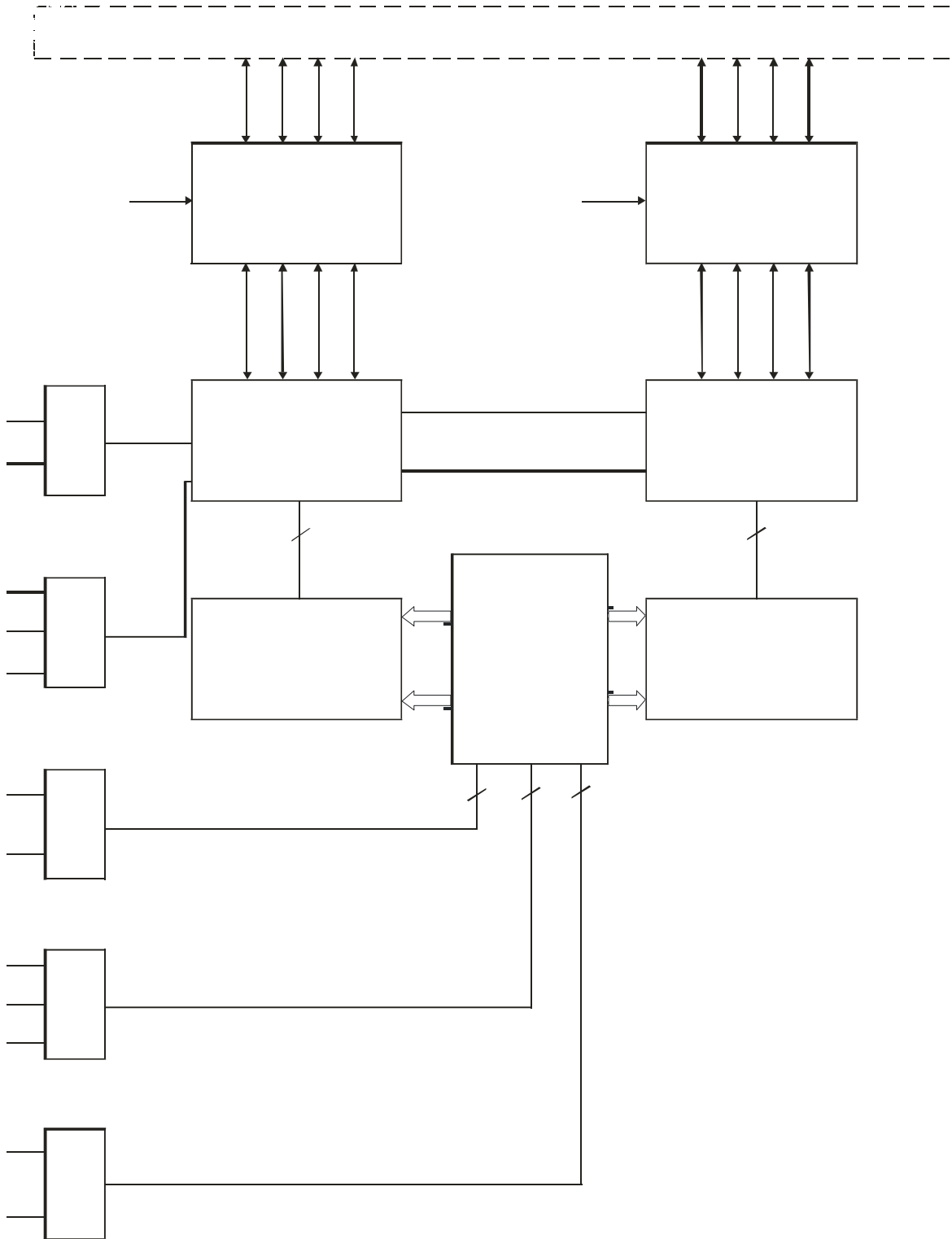


Рис. 3. Структурна схема внутрішнього РПЗП МК 51.

В цьому випадку використовують два базових механізми переносу електронів через SiO_2 :
 – термоелектронну емісію „гарячих” електронів через понижений через по ефекту Шоттки бар’єр Ф_v. Тоді електрони отримують достатню енергію від прикладеного електричного поля в каналі елемента пам’яті „Famos”;
 – тунелювання електронів через бар’єр в сильному електричному полі тунельного оксиду елемента

пам’яті „Flotox”.

Із рис.4 бачимо, що перший варіант реалізований в МДН елементах пам’яті з лавинною інжекцією „гарячих” електронів а), другий – в електрично стираючих перепрограмуючих постійних запам’ятовуюючих пристроях ЕСПП ЗП б).

Для розігріву електронів при інжекції на плаваючий затвор в ЛІЗ МДН елементах пам’яті необхідне електричне поле в каналі з напруженістю

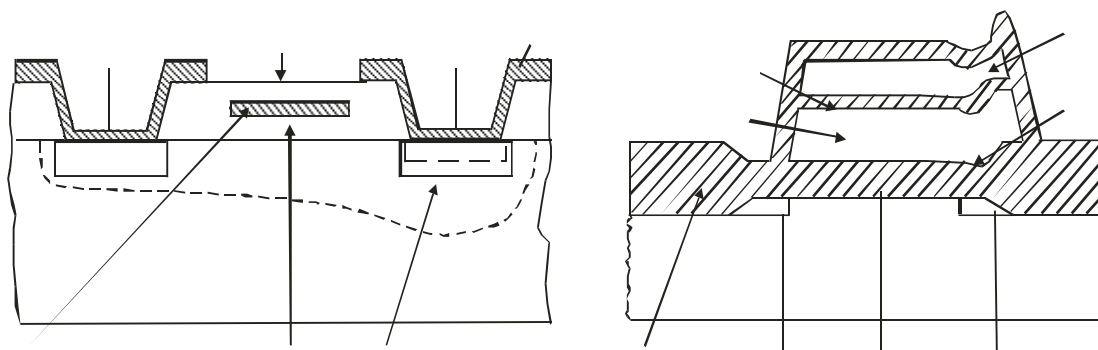


Рис. 4. МДН транзистори з плаваючим затвором для РПЗП: а) комірка Famos з лавинною інжекцією з УФ стиранням, б) комірка Flotox з тунельною інжекцією з електричним стиранням інформації.

$E > 0,1$ МВ/см. Таке поле виникає в каналі в збідненій області стокового р-п-переходу в пологій області ВАХ елемента пам'яті. В цій області поздовжня компонента поля є завжди більшою поперечної (перпендикулярній поверхні) каналу. Тому в поздовжньому електричному полі електрони набирають достатню енергію і змінюють напрям імпульсу P при розсіюванні на оптичних фонах і частина таких „гарячих” електронів, в яких проекція енергії на нормаль до поверхні каналу ($P_x^2/2m^* > \Phi_B$) є більшою за висоту бар'єра, то вони вже інжектуються в підзатворний оксид SiO_2 . Для того, щоб вони досягли плаваючого затвору, необхідно прикласти притягуюче поле в оксид E_{ox} , бо при відсутності такого поля „гарячі” електрони повернуться назад в кремнієву підкладку і зумовлять деградацію ЕП.

Способи видалення електронів з плаваючого затвору ЛІЗ МДН РПЗП є різними [4]. Найбільше поширення отримало ультрафіолетове опромінення з енергією фотонів більше 4,3 еВ. Така енергія дозволяє збуджувати електрони валентної зони полікристалічного кремнію (Si^*), які дрейфують потім по зоні провідності SiO_2 в кремнієву підкладку під дією електричного поля, створеним накопиченням на плаваючому затворі заряду. При енергії УФ квантів світла в межах 3,2-4,3 еВ вже будуть збуджуватись електрони провідності полікристалічного кремнію, але вже квантовий вихід на два порядки буде меншим. Для стирання інформації необхідною умовою є доступ УФ світла до плаваючого затвору і наявність при цьому електричного вертикального поля. Вони разом діють по периметру плаваючого затвору.

Перевага ЛІЗ МДН елемента пам'яті (розробленим Д. Роман-Бенчковскі) є відсутність високих вимог до електричної міцності підзатворного діелектрика, яка повинна бути більшою 3-5 МВ/см. Недоліком УФ стирання є велика тривалість процесу стирання (біля 20 хв) і необхідність вибірки мікросхеми РПЗП із апаратури для її опромінення. Тому для стирання інформації використовується також інжекція носіїв протилежного типу – дірок – на плаваючий затвор і різні модифікації її, викладені в [5]. Недоліком ЛІЗ МДН РПЗП є також

необхідність протікання значного струму в каналі при записі інформації, що приводить до збільшення струму споживання і потужності.

У другому варіанті структури ЕП, в комірці “Flotox” (ЕСПЗ ЗП) для реалізації тунельного механізму вже необхідно створити електричне поле високої напруженості $E > 10$ МВ/см. Для ЕСПЗП число циклів перепрограмування збільшується на 2-3 порядки з 10^3 до 10^5-10^6 .

Таким чином, для реалізації елементів пам'яті РПЗП з плаваючим затвором необхідно, щоб діелектрики, які виконані у вигляді оксидів на монокремнії SiO_2 і полікремнії Si^*O_2 забезпечували:

- перенос заряду при перезаписі інформації;
- відсутність переносу заряду при збереженні інформації і в режимі її зчитування;
- відсутність змін електрофізичних параметрів (захоплення зарядів на пастки, генерації пасток, дрейф електричної міцності оксиду) при протіканні зарядів в електричних полях 0,1-10 МВ/см.

Для забезпечення таких вимог нами розроблена низка технологічних способів формування високоякісних діелектричних шарів для субмікронної топології ВІС. Розглянемо їх особливості.

Нами розроблений спосіб підвищення стабільності зарядових характеристик оксидних підзатворних шарів шляхом його нітридації (швидким відпалом в атмосфері аміаку) при $T = 900-1000^\circ C$ протягом 1-10 хв. В цьому випадку забезпечується мінімальна густина поверхневих станів менше $10^{10} eV^{-1}cm^{-2}$, що відповідає термодинамічній стабільності напруги плоских зон ΔU_{FB} і порогової напруги $\Delta U_T < 0,05$ В для $T = 150^\circ C$.

Для формування високостабільного тунельного оксиду підзатворного діелектрика товщиною менше 10 нм окислена кремнієва підкладка обробляється у високочастотній аміачній плазмі (при $f=13,75$ МГц або 2,45 ГГц) в зоні післясвічення реакторів електронно-циклотронного резонансу. Це забезпечує густину пасток менше $10^{10} eV^{-1}cm^{-2}$. В цьому випадку на поверхні тунельного оксиду формується гетерна оксинітридна плівка товщиною 1-2 нм. Такі ж результати отримуються формуванням тунельного оксиду швидким термічним окисленням і нітридацією з використанням галогенних ламп

протягом 3-10 сек.

Плаваючий і керуючий затвори формуються із полікремнію Si^* , технологія яких базується на розкладі дисилану (моносилану) в реакторах зниженого тиску в [15] в діапазоні температур 620-650⁰С і послідовним його легуванням до провідного стану. Цей процес став основою силіцидної та поліцидної технології формування затворного електроду і розводки нижнього рівня.

Нами проведені дослідження полікремнію, вирошеного силановою технологією в реакторах зниженого тиску (РПТ), в порівнянні з процесом оксидування монокристалічного кремнію. Відомо із моделі Ділла-Гроуа, що процес оксидування монокремнію описується таким співвідношенням для товщини окисла:

$$\frac{X^2}{B} + \frac{X}{A} = t + t_0, \quad (1)$$

де $A = N_1/N_0 \cdot kh/(k+h)$ – константа швидкості хімічної реакції або константа лінійного росту; k – константа швидкості реакції окислення; h – коефіцієнт переходу газу через поверхню оксиду; N_0 – число молекул, що йде на утворення одиниці об'єму оксиду; N_1 – число молекул окислювача, що входить в одиницю об'єму оксиду; $B = 2D_{\text{еф}} N_1/N_0$ – константа дифузії реагента через шар оксиду або константа параболічного росту; $D_{\text{еф}}$ – ефективний коефіцієнт дифузії окислювача; t_0 – тривалість росту початкової товщини оксиду.

Оксидування полікремнію, у тому числі і легованого, вже не проходить за цією моделлю. Це зв'язане з тим, що полікремній має свої особливості: 1) плівка Si^* є зернистою, яка визначається швидкістю осадження; 2) полі- Si^* , як правило, сильно легується до концентрацій 10^{20} - 10^{21} см⁻³; 3) полікристалічний кремній осаджується вже на оксидовану поверхню або діелектрик. Нами проведено дослідження кінетики росту оксиду на легованих і не легованих полі- Si^* товщиною 0,35-0,5 мкм в діапазоні температур 650-950⁰С. При цьому

модель окислення вже не відповідає лінійно-параболічному закону Ділла-Гроуа, а описується співвідношенням:

$$x^n = Ct, \quad (2)$$

де $n = 2,3$ - $2,5$ для фосфору і $n = 2,6$ - $2,9$ для миш'яку.

Графік залежності товщини оксиду від концентрації легуючої домішки фосфору і миш'яку показаний на рис. 5.

Тому, на наш погляд, дуже привабливим є легування полікремнію миш'яком, на якому швидким фотонним оксидуванням з нітридизацією можна формувати високоякісні діелектричні плівки з високою швидкістю росту. Відповідно для якісного легування необхідно використати багатозарядну імплантацію миш'яку для товщини полікремнієвої плівки 0,35-0,5 мкм дозою 120-320 мкКл/см².

Тепер проаналізуємо результати досліджень вольтамперних діелектричних (вах) плівок Si^*O_2 в порівнянні з окислом SiO_2 , сформованому на монокремнії. Відомо, що для монокремнію в залежності від технології формування оксиду і електричного режиму провідність тонких плівок SiO_2 може здійснюватись за такими механізмами:

- 1) тунелювання Фаулера-Нордгейма;
- 2) термоелектронної емісії;
- 3) ефекта Пула-Френкеля;
- 4) стрибкової провідності.

Для сильних полів густина тунельного струму Фаулера-Нордгейма описується співвідношенням:

$$j = \frac{q^3 E_{\text{ox}}^2}{8\pi h \Phi_B} \exp\left(\frac{E_0}{E_{\text{ox}}}\right), \quad (3)$$

де $E_0 = 4(2m^*)^{0,5} \Phi_B^{1,5} (3hq)$; m^* - ефективна маса електронів в забороненій зоні SiO_2 ; $m^*/m=0,4$; q, m – заряд і маса електрона; h – постійна Планка.

Така залежність спостерігається для полів з напруженістю $E_{\text{ox}} > 5$ МВ/см.

Термоелектронна емісія зв'язана з пониженням потенціального бар'єру на межі Si- SiO_2 за рахунок ефекту Шоттки і тоді $\lg j \sim E_{\text{ox}}^{1/2}$.

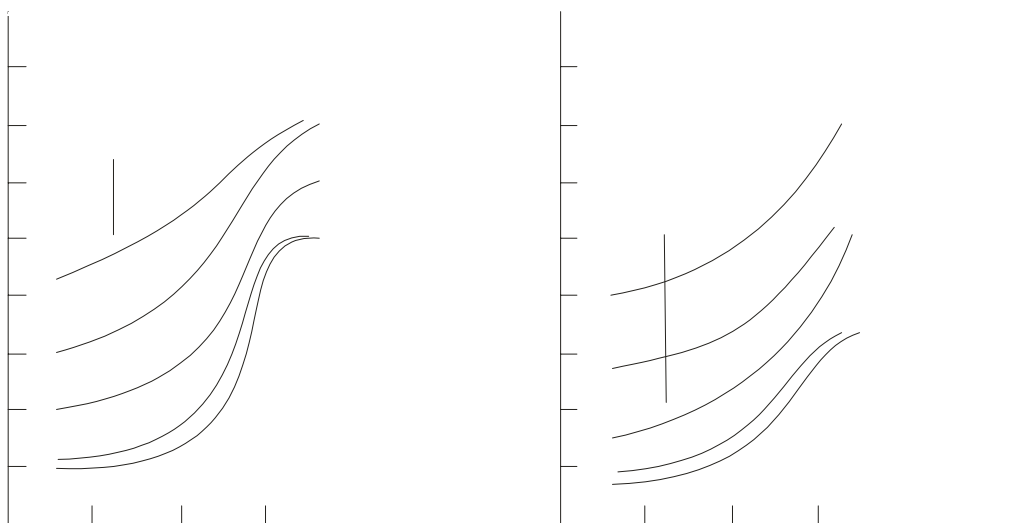


Рис. 5. Залежність товщини оксидного шару Si^*O_2 від степені легування полікристалічного кремнію: а) фосфором, б) миш'яком.

Струм Пула-Френкеля пов'язаний з польовою активацією захоплених на пастках електронів і проявляється при значній густині цих пасток в SiO_2 .

Стрибова провідність зв'язана з переносом електронного заряду за рахунок стрибків електронів по локалізованим станам, що розміщені в заборононій зоні. Вона визначається виразом:

$$j = A \exp(-B / E_{\text{ox}}^{0,25}), \quad (4)$$

де A і B – константи.

Оксид, вирощений на полікристалічному кремнії, по своїм електрофізичним характеристикам наближається до окисла, сформованому на монокремнії, і його ВАХ відповідає моделі Фаулера-Нордгейма, але його провідність на 1-2 порядки вища, що зв'язано з межею розділу $\text{Si}^* - \text{Si}^* \text{O}_2$. Вольт-амперні характеристики такої структури ПК- $\text{Si}^* \text{O}_2 - \text{AK-1}$ для різних оксидів має вигляд (рис.6):

Із поданих залежностей видно, що для підвищення електричної міцності оксидного діелектрика, тобто для зниження його провідності, необхідно в склад його структури ввести шар, спосібний захоплювати електрони. В ролі такого підшару використовують оксиди рідкісноземельних металів (V, Ho, Y, La). Як видно із рис.6, електрична міцність діелектрика, легованого гольмієм (крива 4) збільшується до величини $E_{\text{ox}} = 5-9 \text{ МВ/см}$. Структура і фізика рекристалізації зерна в полікремнієвих плівках представлена в монографії Едельмана Ф.Л. [5], із якої можна зробити наступні висновки:

- 1) швидкість осадження полікремнію визначається концентрацією силану (дисилану, моносилану), температури реактора T і тиском парів газової суміші в реакційній камері;
- 2) зародження полікремнієвої плівки дуже чутливе до складу (чистоти) кремнієвої підкладки, найбільш гладкі і мілкозернисті плівки полі- Si^* утворюються на нітриді кремнію чи оксинітриді кремнію і більш зернисті на SiO_2 . Легування таких плівок до $T > 650^\circ\text{C}$ збільшує розмір зерна;
- 3) полі- Si^* плівки є структурно нестабільними. Їх нагрівання в контакт з монокремнієм супроводжується реакцією його рекристалізації;

4) аморфний кремній осаджується при температурі $T < 590^\circ\text{C}$;

5) полі- Si^* шари високотемпературні і текстуровані з орієнтацією (100), (110), (111), (133), яка визначається типом підкладки і температурою осадження реактора;

6) полі- Si^* плівки з перехідними металами утворюють силіциди (поліциди), питомий опір яких значно менший, ніж в полікремнієвих шарах.

Розглянемо тепер чинники, що визначають величину електричного поля при тунелюванні електронів через оксид. При подачі позитивного потенціалу на керуючий затвор проходить тунельна інжекція електричних зарядів із напівпровідника на плаваючий затвор до насичення зарядами ємності затвора. Після зняття напруги із затвора можливе часткове розтікання накопиченого інформаційного заряду із-за тунелювання електронів із плаваючого затвору назад в напівпровідник.

Визначимо основні співвідношення, що визначають характер накопичення інжектваного заряду на плаваючому затворі польового МДН транзистора як елемента пам'яті. Величина накопиченого заряду визначається наступним співвідношенням:

$$Q_{\text{ox}}(\tau) = \int_0^{\tau} I(t) dt, \quad (5)$$

де $I(t)$ – величина інжектваного заряду в момент часу t .

Інжекція носіїв із напівпровідника через перший шар підзатворного діелектрика SiO_2 на плаваючий затвор здійснюється шляхом тунельного струму $I(t)$, що визначається виразом:

$$I(t) = A E_{\text{ox}}^2 \exp(-B / E_{\text{ox}}), \quad (6)$$

Останнє рівняння нагадує вираз для тунельного струму розглянутого вище струму Фаулера – Нордгейма із твердого тіла в вакуум через трикутний бар'єр. Постійні величини A і B залежать від типу напівпровідника та діелектрика, сформованого на ньому (в нашому випадку це нітридизований SiO_2).

Накопичений на плаваючому затворі інжектований заряд $Q(\tau)$ буде викликати зменшення напруженості електричного поля E_{ox} в першому

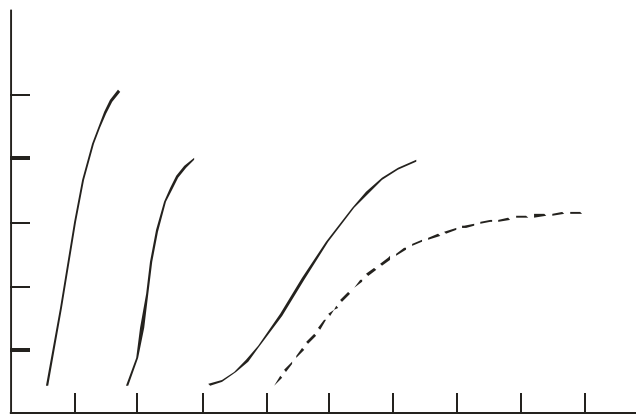


Рис. 6. Вольт-амперні структури полі $\text{Si}^* \text{O}_2 - \text{AK1}$ (1), з окислом, вирощеному при:

2) $T = 1000^\circ\text{C}$ в сухому кисні, 3) $T = 1150^\circ\text{C}$ в сухому хлорному кисні, 4) ШТВ в сухому $\text{O}_2 + \text{VCl}_3$

підзатворному діелектрику. Величина напруженості електричного поля E_{ox} , що зумовлює тунелювання буде визначатись із наступного співвідношення:

$$E_{ox} = \frac{U_G}{d_{SiO_2} + d_{Si_3N_4} \left(\frac{\epsilon_{SiO_2}}{\epsilon_{Si_3N_4}} \right)} \cdot \frac{Q(\tau)}{\epsilon_{SiO_2} + \epsilon_{Si_3N_4} \left(\frac{d_{SiO_2}}{d_{Si_3N_4}} \right)}, \quad (7)$$

Перший доданок дає значення напруженості електричного поля E_{ox} за рахунок прикладеної напруги до затвору U_G , а другий доданок – за рахунок накопичення інжекційного заряду. У цьому випадку, якщо в ролі другого діелектрика в МДН транзисторі з плаваючим затвором використовується діоксид кремнію, що сформований на полі-Si*, то величини діелектричних постійних для ϵ_{SiO_2} і $\epsilon_{Si^*O_2}$ беруть однакові значення.

Із приведеного співвідношення (7) видно, при малому часі інжекції τ накопичений на плаваючому затворі інжекційний заряд $Q(\tau)$ є малим і лінійно збільшується з часом τ , так як поле в оксиді E_{ox} і тунельний струм $I(t)$ є постійними. При великому часі інжекції τ настає насичення накопичення інжектованого заряду $Q(\tau)$. На основі даного співвідношення і проведених розрахунків можна вибрати оптимальні значення товщин оксиду і нітриду для забезпечення режимів запису і стирання інформаційного заряду.

Як видно із виразу для $Q(\tau)$, величина інжектованого заряду на плаваючому затворі МДН транзистора залежить від тунельного струму $I(t)$, що визначається різницею електричних потенціалів в стік-витоківих областях, а величина напруженості електричного поля технологічно регулюється співвідношеннями товщин оксиду та нітридом (оксинітридом) кремнію та їх діелектричних проникливостей. Тому схмотехнічно передбачена можливість подачі, по-перше, до стовпців РПЗП, до яких МДН транзистори підключені стоками, а витокими – до загальної шини, підвищеного рівня напруги U_{cc} , по-друге, на керуючі затвори – напруги програмування U_{PR} , рівної 12,75 В.

Розробка конструктивно-технологічних і схмотехнічних рішень, що забезпечують високу стійкість К-МОН структур до тиристорного ефекту при роботі з напругами, достатніми для програмування ЕП з плаваючим затвором, дозволили К-МОН технології зайняти домінуюче положення в розробці і виробництві ЗП даного класу, у тому числі однокристальних мікро-контролерів. Тому детально розглянемо технологічний маршрут формування їх структур для однокронної топології, на яку поширюються правила масштабування самосуміщених структур. Згідно даного маршруту можна створювати не тільки структури однокристальних мікроконтролерів типу МК 51, але і структури електрично програмуємих схем пам'яті ПЗП ємністю 256К-1М.

Основні проектні норми конструкторсько-

технологічних обмежень, що визначаються рівнем вимог до технологічних процесів формування функціональних шарів і їх моделей та моделей приладних структур наступні:

- глибина n-кишені -4 мкм;
- мінімальна відстань між кишенями – 12 мкм;
- мінімальна ширина активних областей – 2 мкм;
- мінімальна відстань між активними областями - 2,5 мкм;
- товщина локального оксиду -1,0 мкм;
- товщина підзатворного оксиду -250 ±25 Å⁰;
- товщина тунельного оксиду -70-100 Å⁰;
- товщина оксинітриду – 7-10 нм;
- зазор по полі-Si* (розсічка) -1,4 мкм;
- товщина полі-Si*1 -0,4 мкм;
- товщина підзатворного оксиду елементів пам'яті (крім ПЗП) -400Å⁰;
- товщина міжзатворного оксиду елементів пам'яті (ЕП) – 450Å⁰;
- мінімальний розмір неметалевих контактів 3x3 мкм;
- ширина шин полі-Si*11 – 2,3 мкм;
- зазор між шинами полі-Si*11 – 1,5 мкм;
- товщина шару полі-Si*11 – 0,4 мкм;
- глибина залігання p-n-переходів -0,7 мкм;
- глибина залігання n-p-переходів – 0,5 мкм;
- товщина міжшарового діелектрика ФСС або ППД – 1,8 мкм;
- розмір контактних вікон – 1x1 мкм (або 1,5x1,5 мкм);
- відстань контактного вікна від краю полі-Si* - 1,0 мкм;
- відстань контактного вікна до області каналу ЕП – 1,4 мкм;
- перекриття контактного вікна шаром АКНо – 1,0 мкм;
- ширина шин металізації АКНо менше -4,0 мкм;
- зазор між шинами металізації менше 2,0 мкм.

При збільшенні ступені інтеграції ВІС, як мікроконтролерів, так і ЕСПЗП шляхом масштабування визначені вище проектні норми відповідно зменшуються на коефіцієнт масштабування. В цьому випадку використовують самосуміщені затвори, спейсерну технологію і багатозарядну імплантацію областей каналів індукованих МОН транзисторів.

Реалізація даних проектних норм КТО для n-МОН технології (схем пам'яті серії К573 РФ5,6,7) і для К-МОН технології (схем серії КС1626 РФ1,2,3) представлена порівняльними даними в таблиці 2.

2. Розроблена субмікронна технологія дозволяє забезпечувати отримання робочих характеристик не тільки елемента пам'яті, а також електрофізичних характеристик n- і p-канальних МДН транзисторів з індукованим каналом та МДН транзисторів на вихідному кремнію в функціональних колах обрамлення і відповідають таким електрофізичним параметрам:

Порівняльні характеристики n-МДН і К-МДН РПЗП з УФ-стиранням

№ п/п	Характеристика ВІС	n-МДН (с. К 573)			К-МДН (с. К 1626)		
		РФ5 (16к)	РФ6 (64к)	РФ7 (256к)	РФ1 (64к)	РФ2 (256к)	РФ3 (1М)
	2	3	4	5	6	7	8
1.	Організація, слово х розряд	2к x 8	8к x 8	32к x 8	8кx8	32кx8	64кx16
2.	Час вибірки, нс	450	300	250	300	250	250
3.	Споживана потужність, мВт -в активн. реж. -в реж. зберіган	525	525	525	165	165	165
		130	210	210	5,5	5,5	5,5
4.	Напруга живлення, В	5-5%	5-5%	5-5%	5-10%	5-10%	5-10%
5.	Напруга програмування, В	25	21	12,5	12,5	12,5	12,5
6.	Кількість кристалів на пласт. Ø 100 мм	724	405	316	417	306	113
7.	Розмір ЕП, мкм / мкм ²	11,5x9	11,5x9	6x6	6x6,5	6x6	4,6x4,5
		103,5	103,5	36	39	36	20,7
1	2	3	4	5	6	7	8
8.	Розмір кристала, мм ²	3,2x3,05	4,0x4,3	4,5x4,85	4,1x4,1	4,8x4,6	6,95x8,0
9.	Довжина/ширина каналу ЕП, мкм	3,2/3,9	3,2/3,9	2,4/2,4	2,3/2,2	2,2/2,4	1,5/1,6
10.	Товщина оксиду ЕП, А ⁰ -підзатворного -міжзатворного	700	700	350	350	350	250
		950	950	450	450	450	350
11.	Товщина оксиду схем обрмлення А ⁰	800	800	400	400	400	350
12.	Глибина переходів, мкм - n-p- типу - p-n- типу	0,7	0,7	0,5	0,5	0,4	0,3
		-	-	-	0,7	0,6	0,5
13.	Проектні норми, мкм -poly-Si*1 (зазор) - poly-Si*2 (шир. / зазор) - метал. АКГо (ширина/зазор) - розмір контактного вікна	2,5	2,0	1,4	1,4	1,4	1,0
		3,2/2,5	3,2/2,0	2,0/1,5	2,0/1,5	2,0/1,5	1,5/1,2
		8/3,5	7/2	4/2	4/2	4 / 2	2,9 / 1,6
		2x2,5	2x2,5	2x2	2x2	2x2	1,6x1,6
14.	Кремнієва підкладка (100), Ом·см	40	40	40	80	80	80

Примітки: 1. Однокристална ЕОМ типу 87С51 виконана по проектним нормам КТО, які є ідентичними ЕС ПЗП серії КС 1626 РФ1.

- напруга пробою керуючого p-n-переходу не менше 14 В;
- порогова напруга паразитних транзисторів не менше 20 В;
- порогова напруга n-канального транзистора з індукованим каналом 0,7±0,2 В;
- порогова напруга p-канального транзистора з індукованим каналом - 0,7±0,2 В;
- порогова напруга n-канального транзистора по вихідному кремнію -0,1 +0,2 В;
- порогова напруга транзистора з плаваючим затвором до запису 1,8±0,5 В;
- порогова напруга транзистора з плаваючим затвором після запису (U₃=12,5±0,5 В, U_c=7,5-8,0 В) не менше 3,3 В;
- напруга відпирання (включення) транзистора з плаваючим затвором по стоку (U₃=0 В) не менше 8,5-9,0 В;

- струм стоку незаписаного елемента пам'яті (ЕП) в режимі зчитування (U₃=5 В, U_c=1 В) не менше 30 мкА;
- струм втрат ізольованих областей в структурі ЕП не більше 10⁻²¹ А.

Формування структур однокристалних ЕОМ на основі n-кишені проводять з використанням принципів і елементів субмікронної технології, викладеної автором у монографії [14]. Процес створення n- і p-канальних МДН транзисторів починається із формування гетерних областей в кремнієвих пластинах Чохральського типу КДБ 40 (80) орієнтації (111). Кисневий (внутрішній) чи текстурований (зовнішній) гетери зберігають свою ефективність протягом всього циклу формування структур ВІС. Для забезпечення високої чистоти поверхні кремнієвих пластин перед формуванням функціональних шарів проводять хіміобробку в

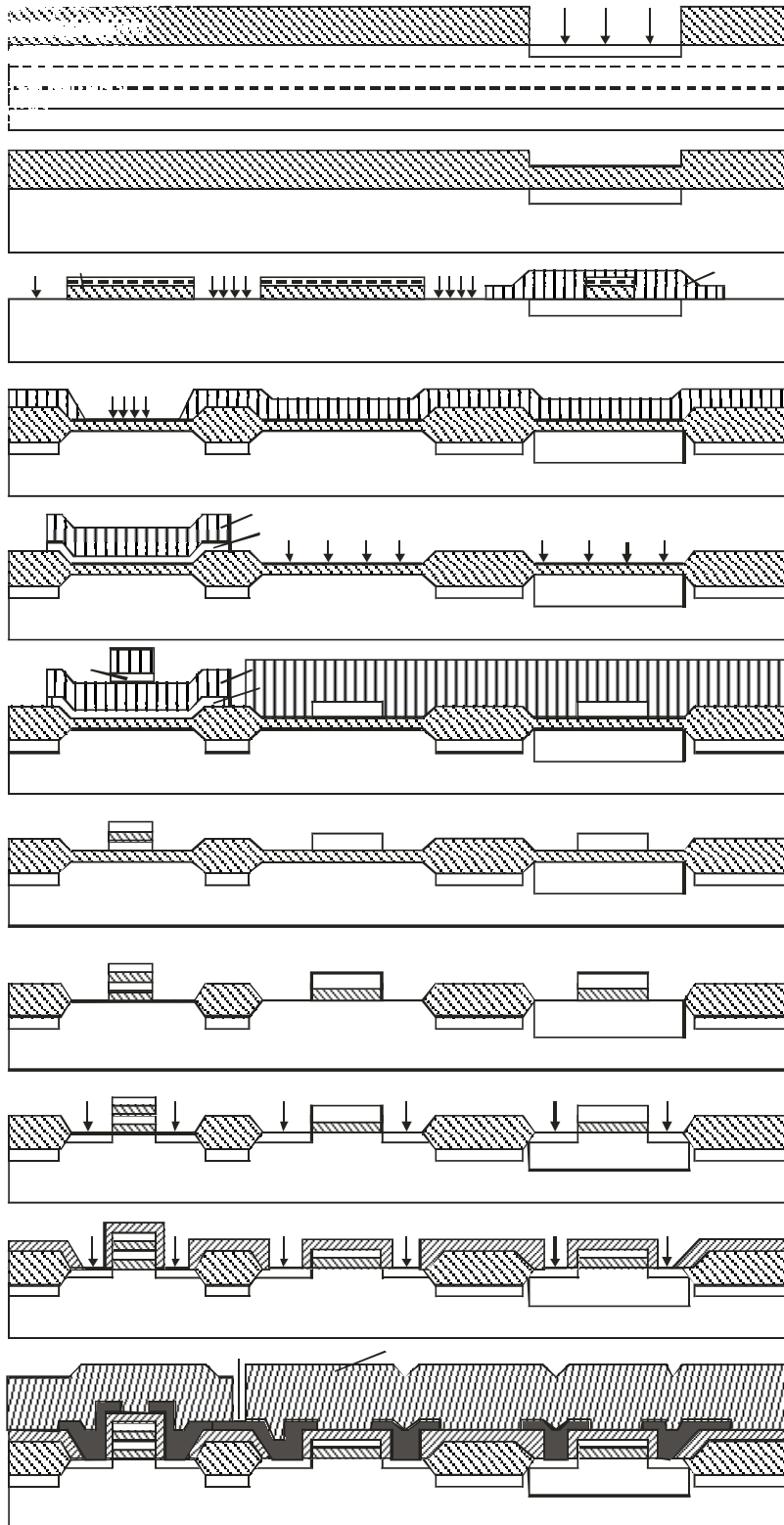


Рис. 7. Формування субмікронних структур мікро ЕОМ по К-МОН технології

розчині пергідролі в надоктовій кислоті у співвідношенні 2:1. n^+ і p^+ -стік-витокові області та n -кишеня відповідно формуються багатозарядною імплантацією іонів P^{++} , As^{++} , B^{++} . Для зниження коефіцієнта підсилення по струму вертикального біполярного p - n - p транзистора використовують або кисневий внутрішній гетер, або розганяють n -кишеню на глибину 4-5 мкм.

Технологічний маршрут формування структур мікро ЕОМ детально ілюструє рис.6. Формування фігур суміщення для проекційної літографії забезпечує 0-фотолітографія з використанням висококонтрастного позитивного резисту ($\gamma > 8$).

Після видалення вирощеного оксиду ідуть стандартні операції формування активних областей, тобто – окисування, осадження маскуючого шару

Si_3N_4 , фотолітографія 2, ПХТ нітриду кремнію, маскування фоторезистивним шаром (фотолітографія 3) областей кишень при іонному легуванні пасивних областей n-канальних МДН транзисторів і локальне окислення кремнію до товщини польового оксиду (LOCOS) 0,9-1,0 мкм. Для усунення аномальних явищ латеральної дифузії охоронних областей та білої смуги і під-затворному діелектрику для локальної ізоляції використовують процес локального про оксидування легованого полікремнію. Далі йдуть операції, що формують елемент пам'яті з плаваючим затвором, які, по суті справи, аналогічні відповідному блоку технологічних операцій n-МДН технологічного маршруту. Це – розкислення, іонне легування в канали ЕП, застосування маски фоторезиста (фотолітографія 4), підзатворне оксидування (ОПЗ 1), осадження першого шару poly Si*1, формування плаваючих затворів (фотолітографія 5) і окислення під затворних областей елементів обрамлення ВІС і між затворного оксиду ЕП (ОПЗ 11). Після травлення неметалевих контактів (фотолітографія 6) і осадження другого шару poly Si*11 виконуються процеси створення n і p-канальних транзисторів керуючих кіл ВІС і плаваючих затворів комірок пам'яті накопичувача. З цією метою по плівці poly Si*11 виконуються наступні операції: фотолітографія 7, що формує керуючі затвори як n-, так і p-канальних транзисторів, ПХТ полікремнію плаваючих затворів з використанням фотолітографічного шару 8, що маскує схеми обрамлення.

Далі йдуть операції по створенню стік-витокових областей n-канальних МДН транзисторів (у т.ч. елементів пам'яті) шляхом багатозарядної імплантації миш'яку. При цьому відповідні області p-канальних транзисторів захищаються маскою фоторезиста (шар 9). При формуванні стік-витокових областей p-канальних транзисторів іонним легуванням бором B^{++} аналогічним чином маскується p-канальний МДН транзистор (шар 10). Після осадження і оплавлення міжшарової ізоляції у вигляді ФСС, БФСС або полііміду виконуються операції фотолітографії і травлення контактних вікон (шар 11). Тут потрібно відмітити, що на відміну від

p-канальної технології, в якій далі виконують високотемпературну дифузію фосфора в контакти для усунення низьковольтних пробів n-p-переходів, а в К-МОН технології цей процес замінений, бо при цьому проходить утворення n-шару в контактах до р-областей витоку і стоків p-канальних МОН транзисторів, на операцію багатозарядної імплантації фосфором малими дозами ($E=100 \text{ кеВ}$, $D=5 \text{ мкКл/см}^2$), при якій не проходить перекомпенсації домішки p-типу в областях контактів.

Процес виготовлення кристалу структури мікро ЕОМ завершується операціями: напilenня пласти металізації (АК Го1) з підшаром нітриду (оксинітриду) титану, формування металевих між'єднань (шар 12), осадження дисилановою технологією покриття ФСС або поліімідного пласти, вскриття контактів профільованим плазмохімічним травленням в пасивуючому захисному пласті (шар 13), відпал структур у водні і УФ-опроміненні.

Вимоги, які встановлюються до фотолітографічних і плазмохімічних операцій в частині допусків на відхід розмірів ($\leq 0,2 \text{ мкм}$ на окремих шарах) і суміщення самих шарів (0,25-0,3 мкм), забезпечуються при використанні установок проекційного друку типу ЕМ 584 А та амплітудно-фазозсувних ПФО, спосібних гарантовано відтворювати розміри 0,8-1,2 мкм для елементів та 0,6-0,8 мкм для зазорів при використанні висококонтрастної літографії.

Таким чином, використовуючи субмікронну технологію формування К-МОН структур мікро ЕОМ можна шляхом масштабування підвищити не тільки ступінь інтеграції, але і підвищити їх швидкість та надійність, знизити споживану потужність. А тестовий моніторинг забезпечує електрофізичне діагностування надійності таких структур ще на стадії їх формування.

Новосядлий С.П. – доктор технічних наук, професор, завідувач кафедри радіофізики та електроніки;
Запужляк Р.І. – кандидат фізико-математичних наук, доцент кафедри радіофізики та електроніки.

- [1] Г.П. Липовецкий, Г.В. Литвинский, О.Н. Оксиль, Л.В. Проценко, Н.В. Петренко, П.В. Сивобород. *Однокристалльные микро ЭВМ*. М. 1. 340 с. (1992).
- [2] В.В. Сташин, А.В. Урусов, О.Ф. Мологонцева. *Проектирование цифровых устройств на однокристалльных микроконтроллерах*. Энергоатомиздат, М. 316 с. (1990).
- [3] С.Н. Беляев, В.А. Колесников, В.В. Ракитин. Характеристики электрически репрограммируемых МДН элементов памяти с плавающим затвором // *Микроэлектроника*, **11**(2), сс. 152-155 (1982).
- [4] Ф.Л. Эдельман. *Структура компонентов БИС*. Наука, Новосибирск. сс. 149-190 (1980).
- [5] Y. Hayafuji, K. Kajiwara. Nitritation of silicon and oxidized-silicon.-J. of the Electrochem. Soc., **129**(9) pp. 2102-2108 (1982).
- [6] С.П. Новосядлый. Маршрут проектирования топологии БИС средствами САПР на основе ПЭВМ // *Технология и конструирование в электронной аппаратуре*, (3), сс. 14-15 (1997).
- [7] В.Г. Литовченко, Б.Н. Романюк, И.П. Лисовский, Б.Н. Шпарбан, В.П. Мельник, В.Б. Лозинский, Г.И. Хохотва, С.П. Новосядлый. Механизмы преципитации кислорода в структурах кремний-диэлектрик // *Украинский физический журнал*, **36**(9), сс. 1424-1429 (1991).

- [8] С.П. Новосядлий. Использование полиимидных композиций в технологии многоуровневой коммутации БИС // *Технология и конструирование в электронной аппаратуре*, (4) сс. 31-33 (1997).
- [9] С.П. Новосядлий. Модель газофазного осаждения плівок функціональних шарів ВІС в реакторах зниженого тиску // *Вісник національного університету „Львівська політехніка”. Комп'ютерні системи проектування. Теорія і практика*, (398), сс. 35-41 (2000).
- [10] С.П. Новосядлий. Активация домішок в субмікронній технології формування структур ВІС // *Металофізика і новітні технології*, **24**(6), сс. 774-794 (2002).
- [11] С.П. Новосядлий. Радіаційна технологія при формуванні субмікронних структур ВІС // *Металофізика і новітні технології*, **24**(7), сс. 1003-1013 (2002).
- [12] С.П. Новосядлий. Амплітудно-фазозсувні маски для ПФО проекційної літографії субмікронної технології ВІС // *Фізика і хімія твердого тіла*, **3**, сс. 433-437 (2002).
- [13] С.П. Новосядлий. Підвищення ефективності локальної ізоляції активних елементів ВІС // *Оптоелектроніка і напівпровідникова техніка*, В. **34**, сс. 177-185 (1999).
- [14] С.П. Новосядлий. *Фізико-технологічні основи субмікронної технології ВІС*. Сімик, Івано-Франківськ, 350 с.
- [15] С.П. Новосядлий, Р.І. Запукхляк. Схемотехніка, структура, технологія формування елементів і схем пам'яті адресного типу // *Фізика і хімія твердого тіла*, **3**, сс. 433-437 (2003).

S.P. Novosyadlyy, R.I. Zapukhlyak

Schematic Structures and Technological Features of Forming of Submicron Structures of One-chip Microcontrollers with Polysilicon Gate

*'Vasyl Stefanyk' Prekarpathian University
201, Galytska Str., Ivano-Frankivsk, 76000, Ukraine,*

In article schematic, design and technological decisions of microcontroller computers on the base of the field transistors with modifications are analysed. In the field transistors floating gates in which is taken into account the phenomena of second transition in a submicron range are used.